

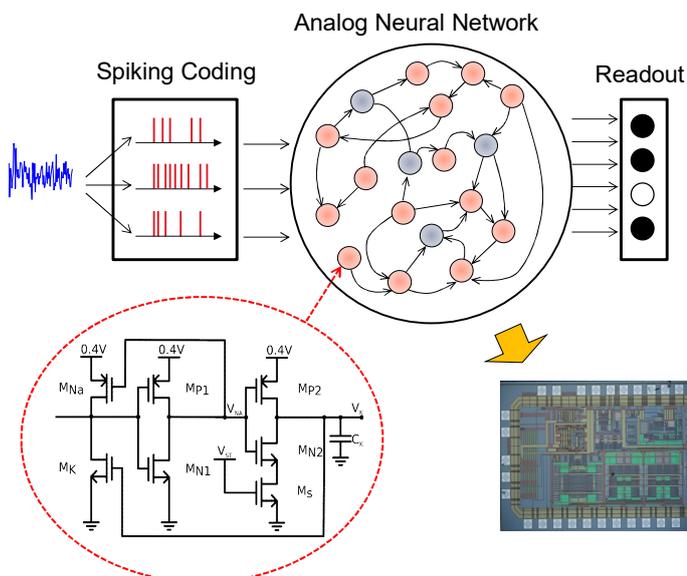


Proposta di TESI di LAUREA MAGISTRALE

Neuromorphic CMOS analog circuits for brain-inspired computation

I recenti successi dell'intelligenza artificiale sono stati raggiunti grazie allo sviluppo di reti neurali artificiali solo lascamente ispirate al funzionamento del cervello ed implementate a livello software su calcolatori ad alte prestazioni aventi un'architettura tradizionale che, sebbene garantiscano un'adeguata potenza di calcolo, comportano anche un elevato consumo di energia, incompatibile con applicazioni portatili e sistemi compatti autonomi. Per superare le attuali limitazioni, la nuova frontiera del calcolo studia architetture hardware radicalmente diverse che permettano un'implementazione energeticamente efficiente delle reti neurali. In questo ambito, il laboratorio I3N del Politecnico di Milano in collaborazione con l'Università degli Studi di Milano sta sviluppando nell'ambito di un progetto nazionale un circuito integrato in tecnologia CMOS in cui i neuroni e le sinapsi sono implementati con circuiti analogici compatti a bassissimo consumo di potenza. Il sistema utilizza memorie analogiche che permettono alla rete di evolvere per apprendere uno specifico compito. L'obiettivo della tesi è progettare un circuito integrato basato su questa innovativa architettura.

Aspetti della Tesi e competenze acquisibili:



- Sistemi di elaborazione hardware basati su reti neurali;
- Memorie analogiche (quasi) permanenti in tecnologia CMOS;
- Progetto di circuiti integrati analogici a bassissimo consumo di potenza;
- Realizzazione di un circuito elettronico integrato in tecnologia CMOS seguendo tutte le fasi necessarie: progetto circuitale, simulazione con Cadence IC, disegno del layout circuitale, sottomissione alla fonderia;

Per maggiori informazioni :

Prof. Marco Sampietro (tel. 02.2399.6188, marco.sampietro@polimi.it)

Prof. Giorgio Ferrari (tel. 02.2399.4008, giorgio.ferrari@polimi.it)